

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 6 月 23 日 (23.06.2005)

PCT

(10) 国際公開番号  
WO 2005/057785 A1

(51) 国際特許分類<sup>7</sup>: H03H 17/06

(21) 国際出願番号: PCT/JP2004/018054

(22) 国際出願日: 2004 年 12 月 3 日 (03.12.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2003-411068 2003 年 12 月 9 日 (09.12.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 独立行政法人産業技術総合研究所 (NATIONAL INSTITUTE OF ADVANCED INDUSTRIAL SCIENCE AND TECHNOLOGY) [JP/JP]; 〒1008921 東京都千代田区霞が関 1-3-1 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 高橋 栄一 (TAKAHASHI, Eiichi) [JP/JP]; 〒3058568 茨城県つくば市梅園

1-1-1 中央第 2 独立行政法人産業技術総合研究所内 Ibaraki (JP). 樋口 哲也 (HIGUCHI, Tetsuya) [JP/JP]; 〒3058568 茨城県つくば市梅園 1-1-1 中央第 2 独立行政法人産業技術総合研究所内 Ibaraki (JP).

(74) 代理人: 杉村 興作 (SUGIMURA, Kosaku); 〒1000013 東京都千代田区霞が関 3 丁目 2 番 4 号 霞山ビルディング 7 F Tokyo (JP).

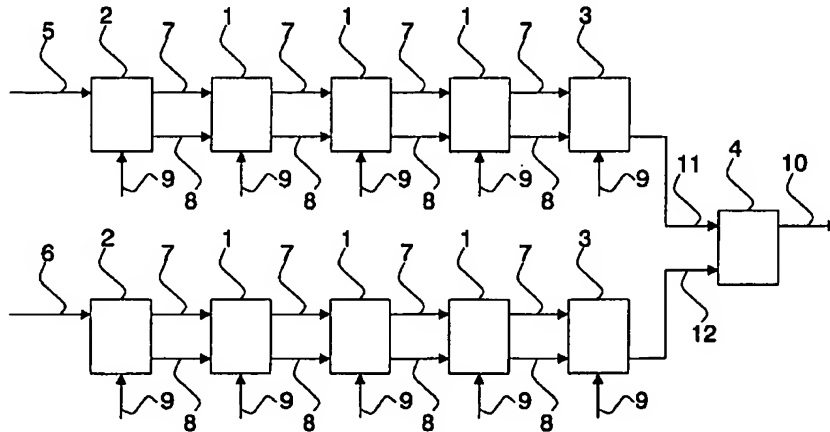
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,

[続葉有]

(54) Title: FIR FILTER

(54) 発明の名称: F I R フィルタ



(57) Abstract: A necessary number of initial stage element circuits (2), intermediate stage element circuits (1), and final stage element circuits (3) are connected in a longitudinal way and combined in parallel arrangement simultaneously. The partial sum output data (8) on the element circuits is synchronized with the inner partial sum data. In this way, it is possible to configure a high-speed high-degree, and highly-accurate FIR filter, i.e., a large-scale digital filter. Thus, it is possible to manufacture a high-degree and highly-accurate FIR filter capable of high-speed operation of 2 GHz or above at a low cost.

(57) 要約: 初段要素回路 (2) と中間段要素回路 (1) と終段要素回路 (3) とを必要な数だけ縦続接続すると同時に並列配置して組み合わせるとともに、それらの要素回路の部分出力データ (8) と内部の部分出力データとを同期させることによって、高速動作可能でかつ高次、高精度の F I R フィルタすなわち大規模なデジタルフィルタを構成する。これにより、2 GHz 以上の高速動作が可能でかつ高次、高精度の F I R フィルタを安価に作製可能にすることができる。

WO 2005/057785 A1



SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。